

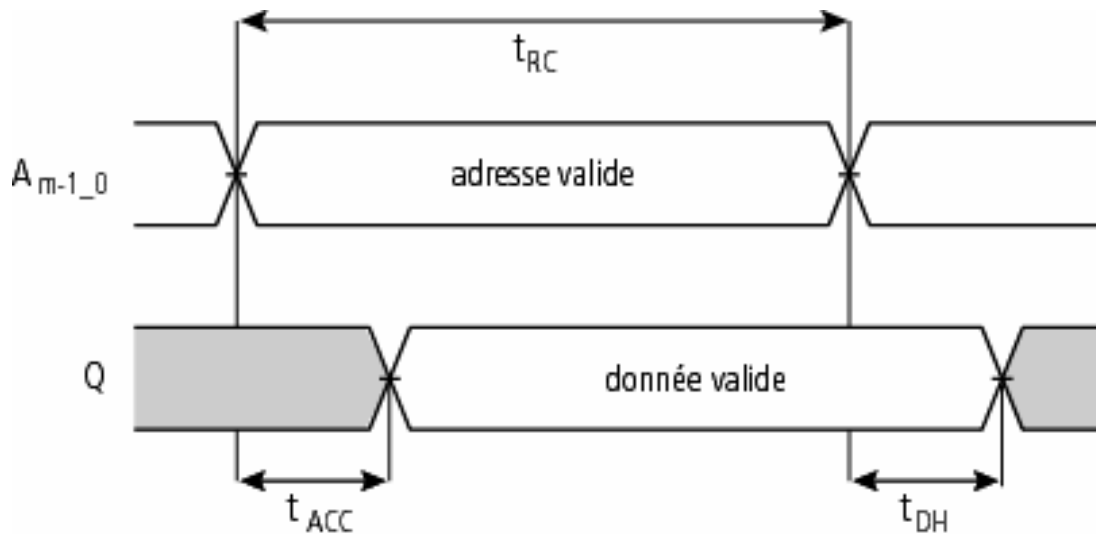
Architecture des ordinateurs

22 - Les mémoires à accès aléatoire Partie II : Le modèle asynchrone (suite) Caractéristiques temporelles

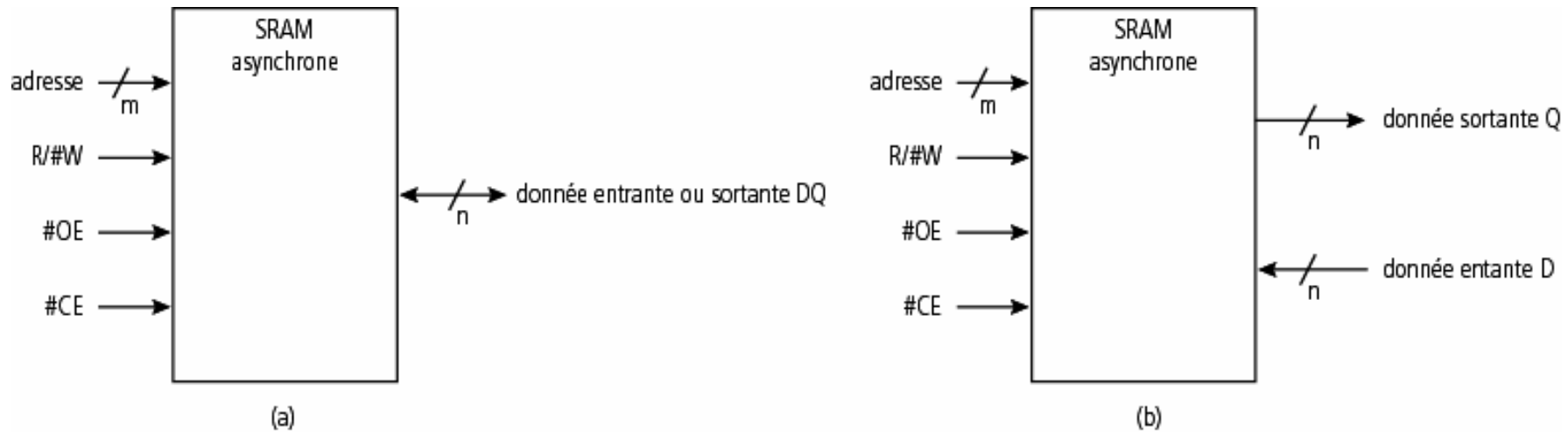
Philippe Darche
IUT Paris Descartes

Le chronogramme

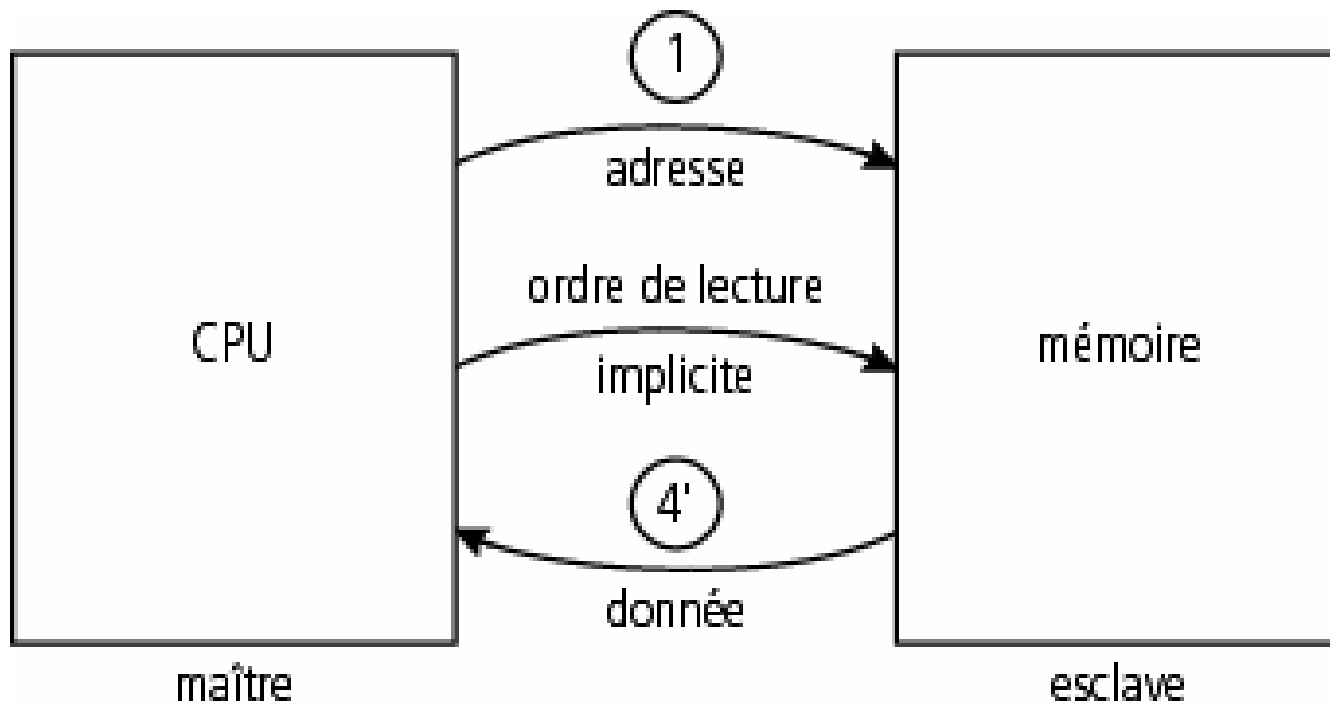
- Un chronogramme est un diagramme qui représente l'état d'une variable logique en fonction du temps



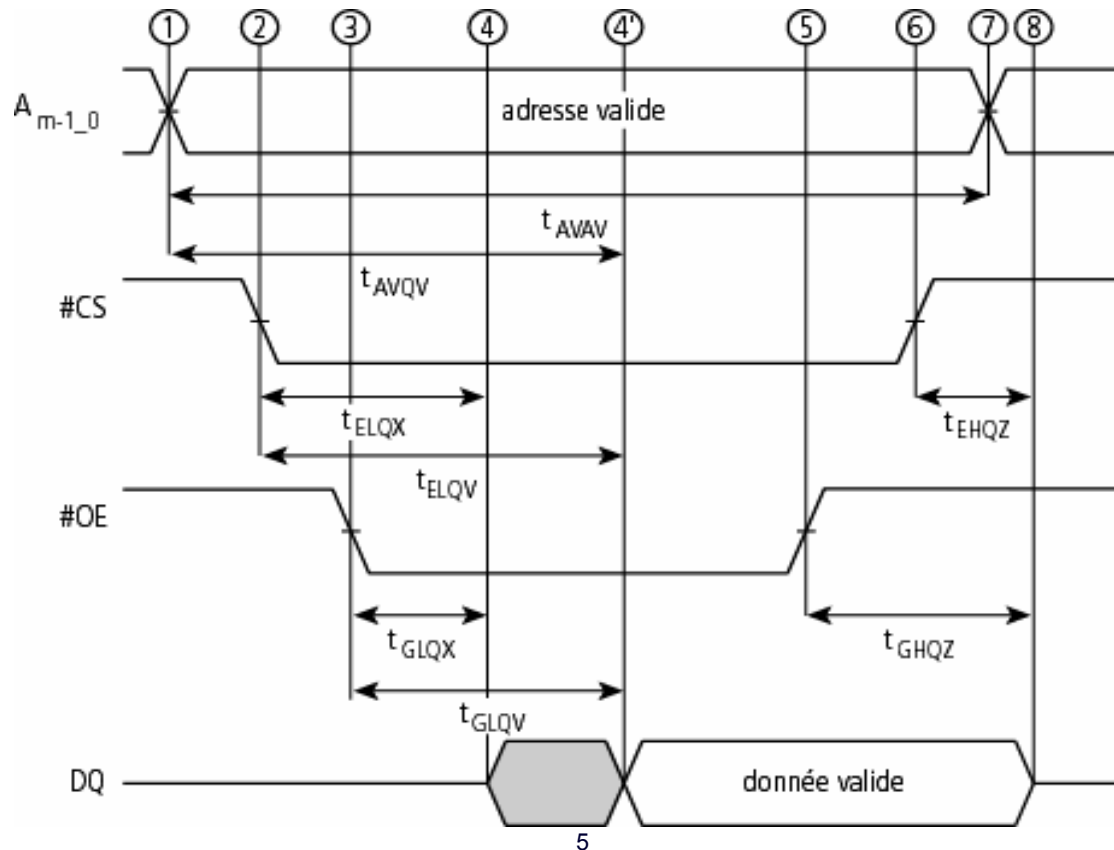
Interfaces externes d'une SRAM (rappel)



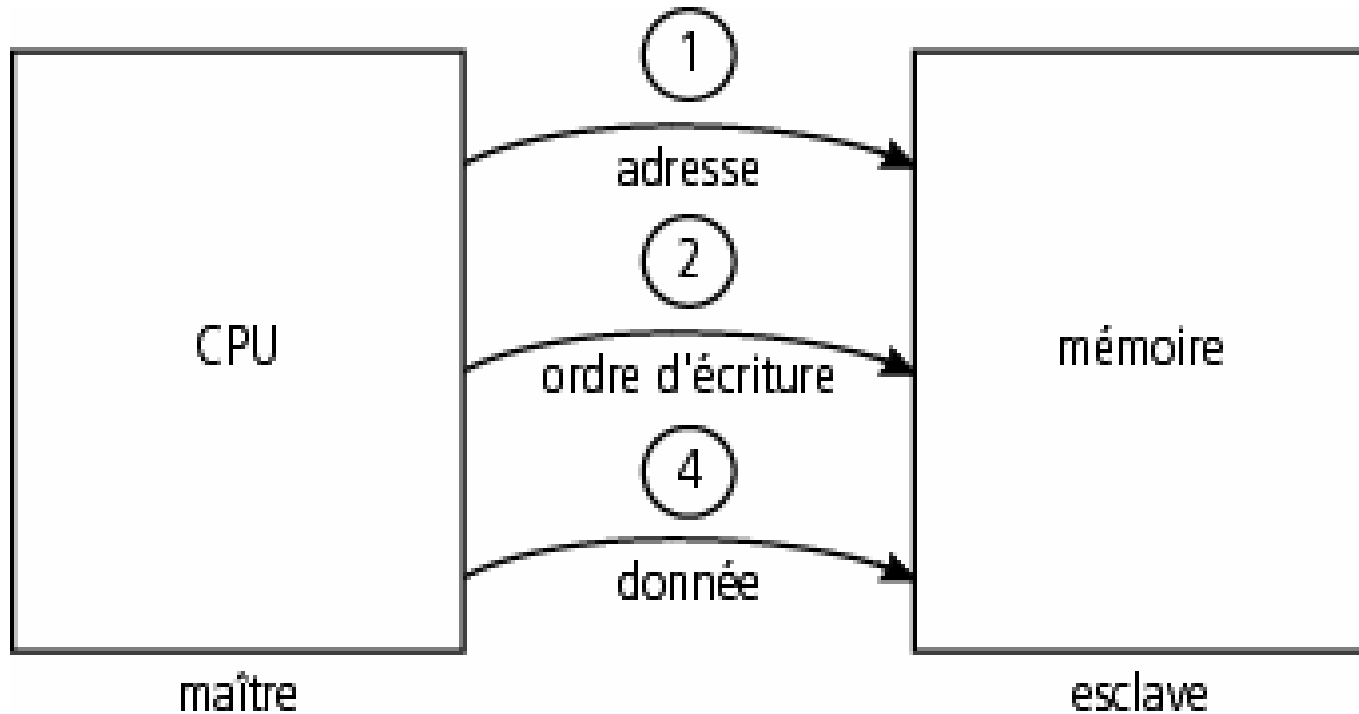
Le scénario de lecture



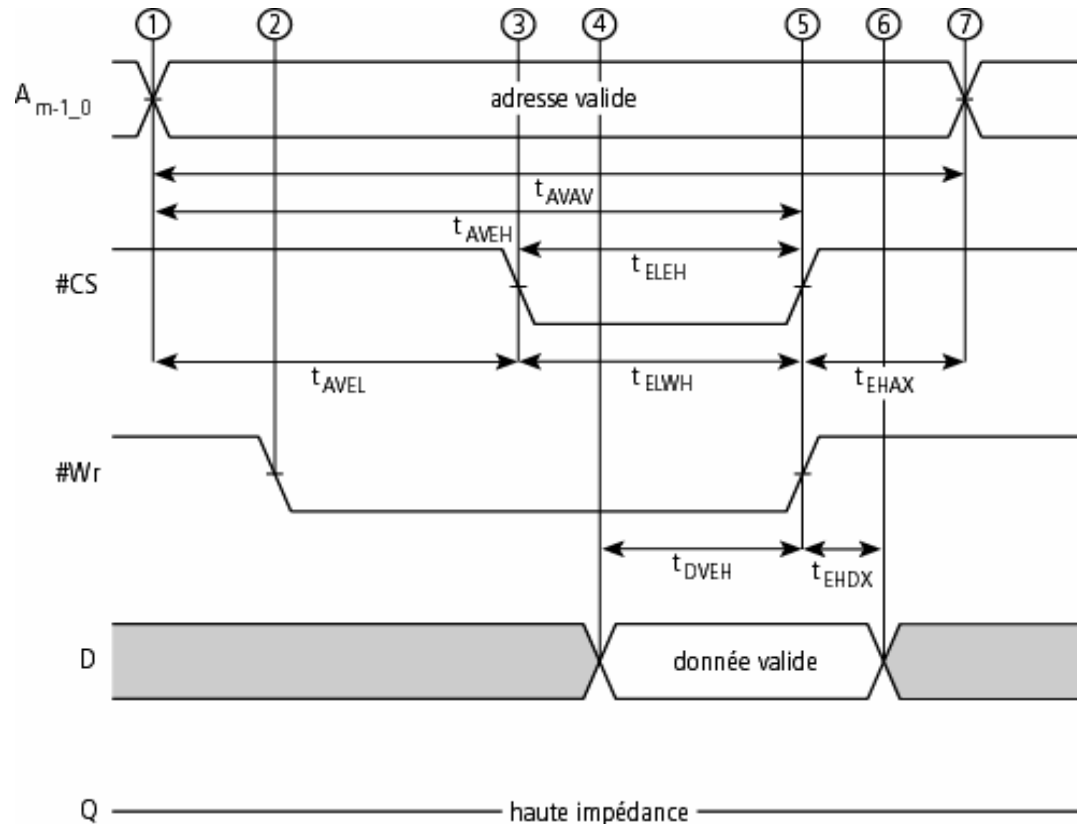
Chronogrammes d'une lecture d'une SRAM asynchrone



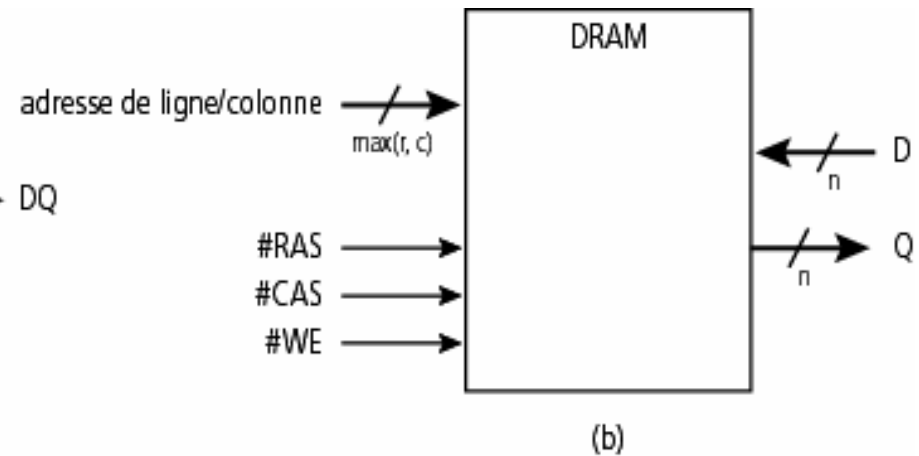
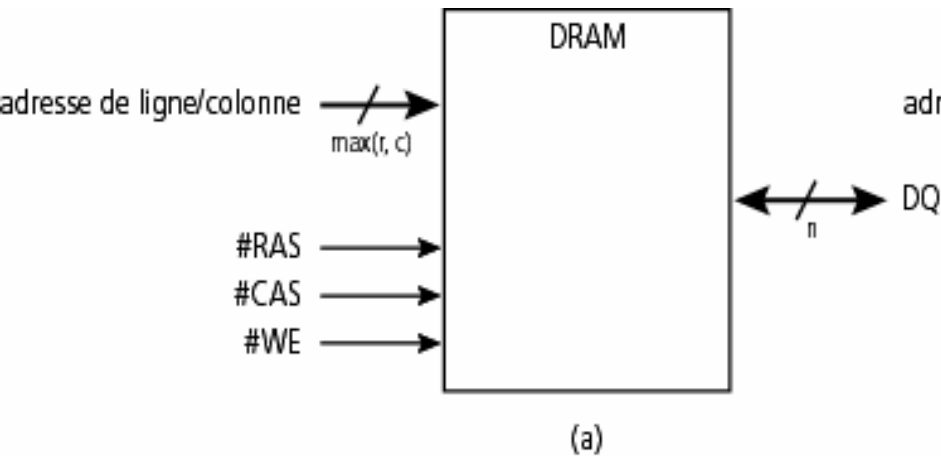
Le scénario d'écriture



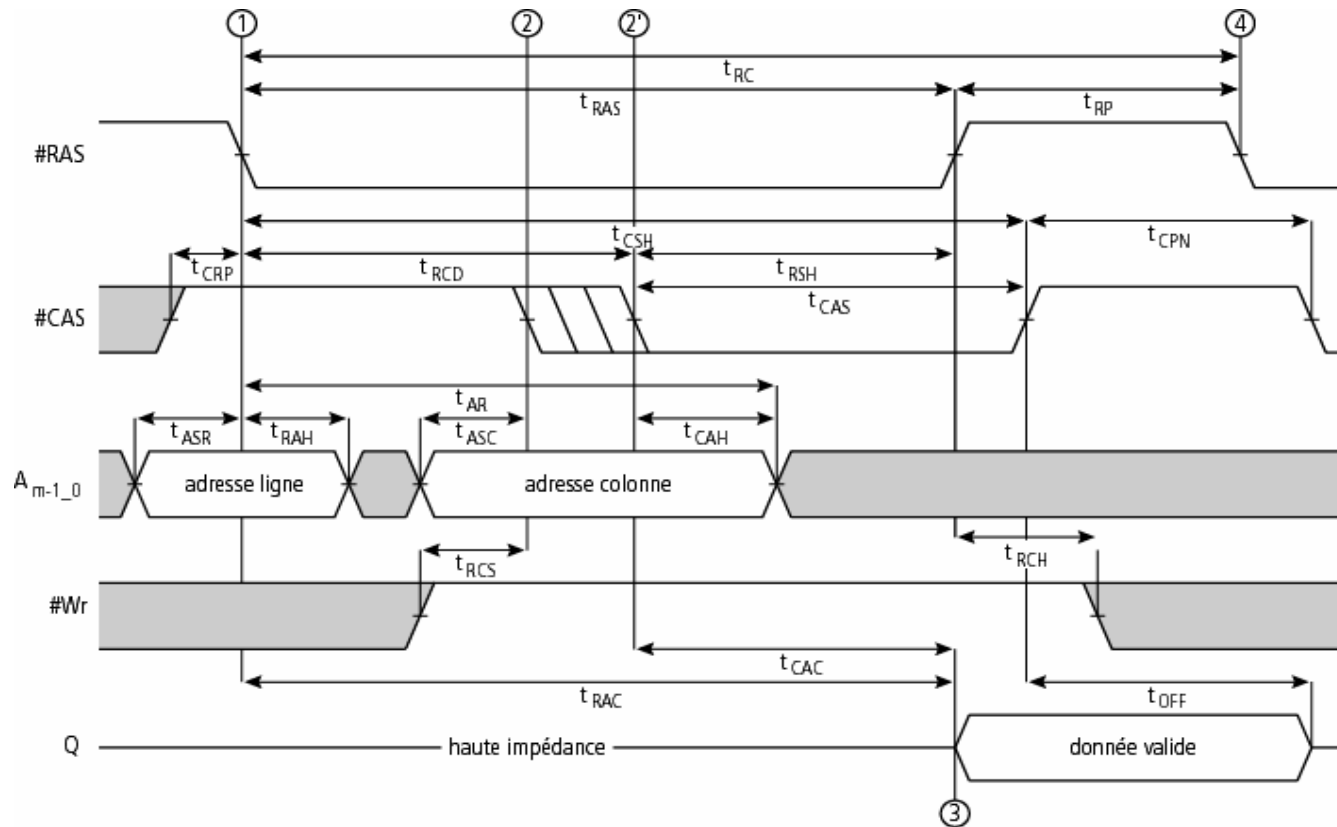
Chronogrammes d'une écriture dans une SRAM asynchrone



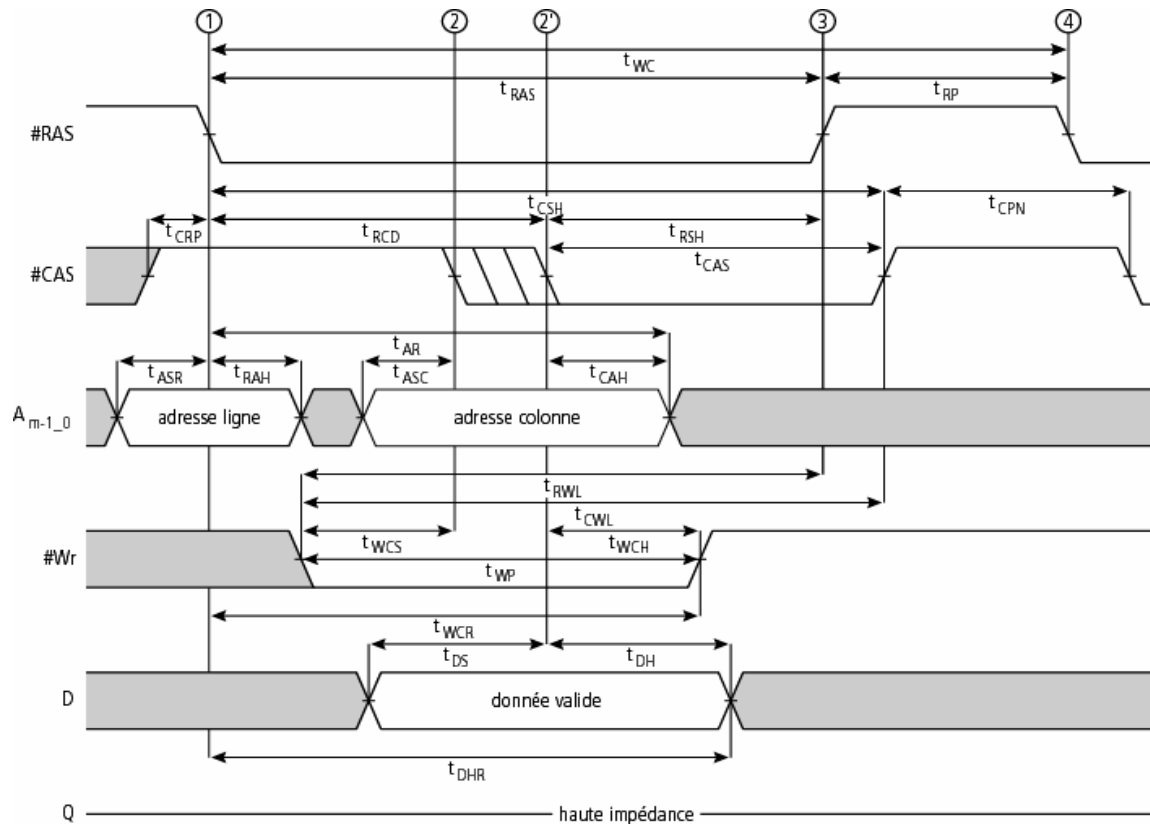
Interfaces externes d'une DRAM (rappel)



Chronogramme d'une lecture d'une DRAM asynchrone



Chronogramme d'une écriture d'une DRAM asynchrone



Type d'adressage

- Multiplexé
 - adresse de ligne suivie de celle de colonne
 - à l'origine, pour diminuer le nombre de broches du boîtier et la largeur du bus d'adresse
 - ⇒ peu performant au niveau débit par rapport à un adressage non multiplexé

Conclusions

- L'adresse d'une SRAM n'est pas multiplexée
- L'adresse d'une DRAM multiplexée se décompose en une adresse ligne et une adresse colonne