



# Architecture des ordinateurs

## 40 - L'unité centrale Le modèle de machine

Philippe Darche  
IUT Paris Descartes

# Rappel sur les mémoires

---

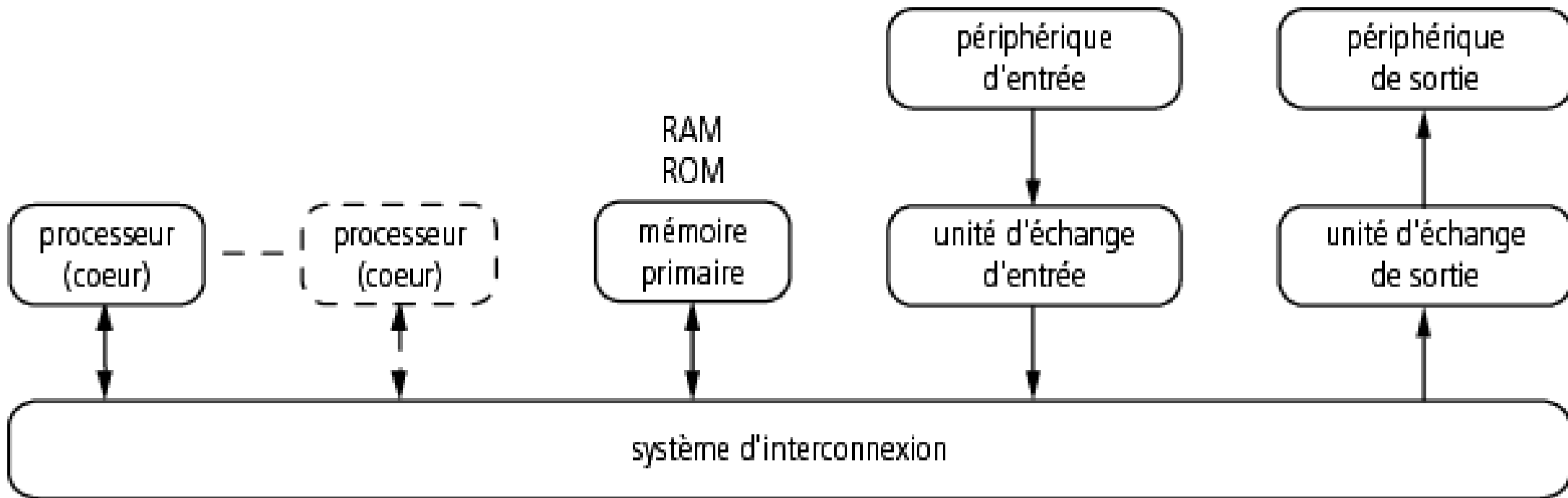
- Différences entre concept et technologie
  - mémoires primaire (principale), secondaire et tertiaire
  - technologie électronique → RAM et ROM (composants électroniques)
- Adressage
  - aléatoire pour la mémoire principale
  - direct pour la mémoire secondaire
  - séquentiel pour la mémoire tertiaire

# Le modèle de machine de Von Neumann

---

- Appelée de manière raccourcie « architecture Von Neumann »
- D'après un rapport célèbre [Von Neumann 45] (disponible sur le serveur de l'IUT)
- Une abstraction (*i.e.* un modèle théorique)
- Pour juste donner les détails nécessaires à la programmation
- A ne pas confondre avec le modèle de calcul

# Le modèle de machine dit « de von Neumann »



# Situation d'un programme

---

## □ Programme

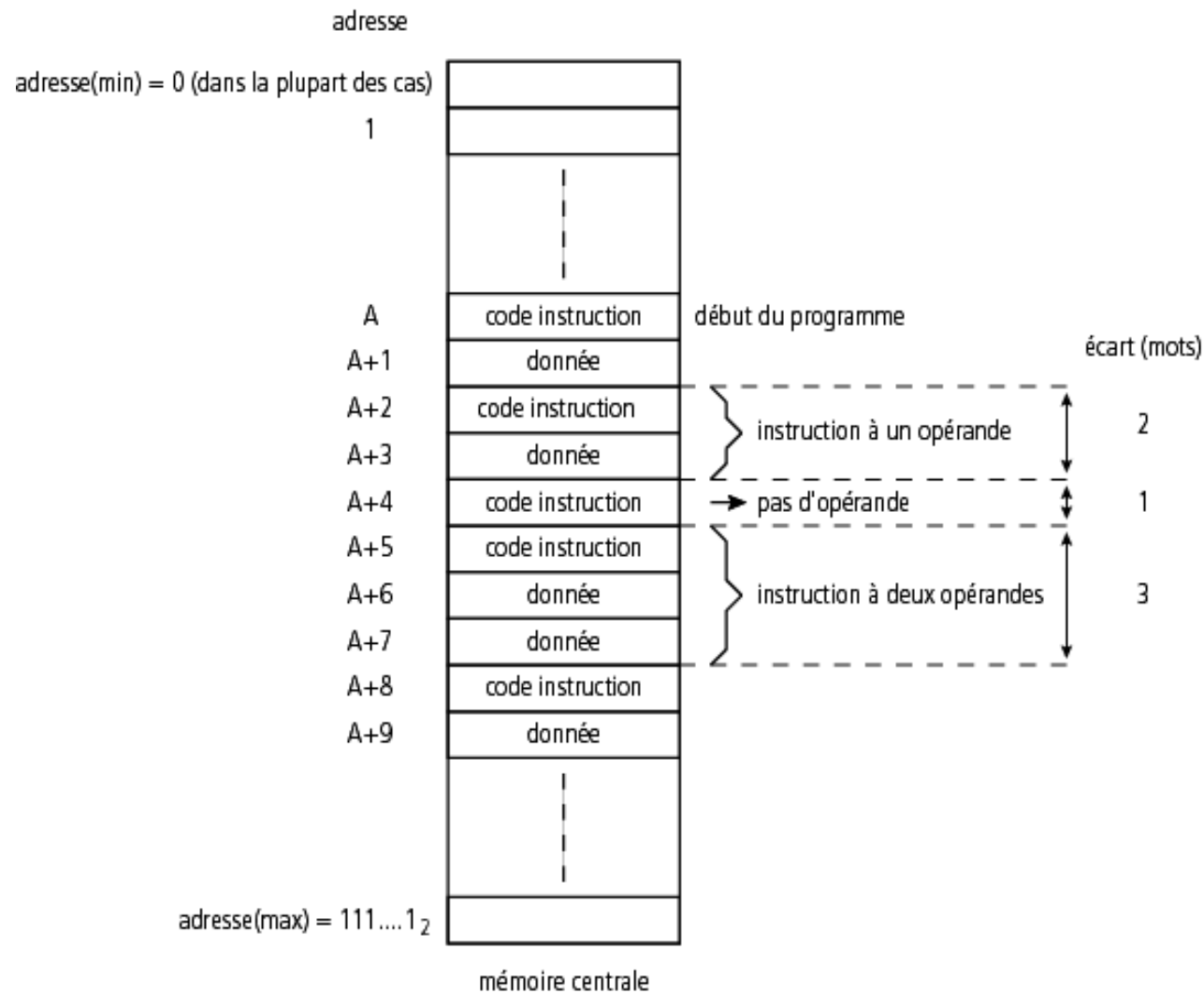
- suite ordonnée d'instructions et de données
- rangé sous la forme d'un fichier en mémoire secondaire

## □ Programme en cours d'exécution

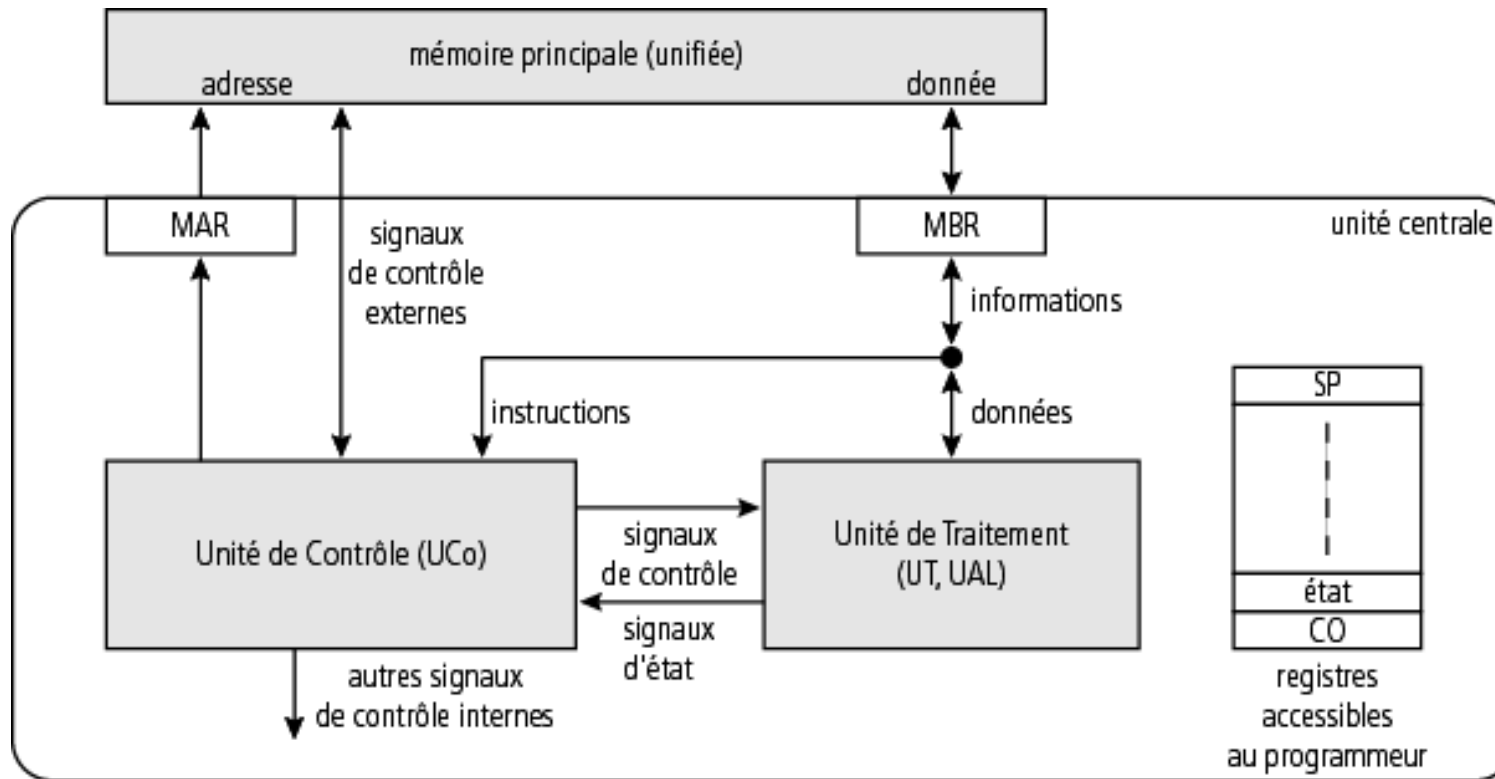
= processus

- rangé en mémoire primaire (*i.e.* principale)
  - soit code et donnée dans un seul espace mémoire (= mémoire unifiée)
    - ⇒ modèle de machine de von Neumann
  - soit dans des espaces mémoires séparés
    - ⇒ modèle de machine d'Harvard

# Rangement d'un programme en MC



# Modélisation de la machine de Von Neumann



□ E/S non représentées

# Communication entre UCo et UT

---

- Contrôle : commande (add, sub, etc.)
- État : retenue, demi-retendue, dépassement de capacité, signe, nullité et parité logique

# Caractéristiques de ce modèle de machine

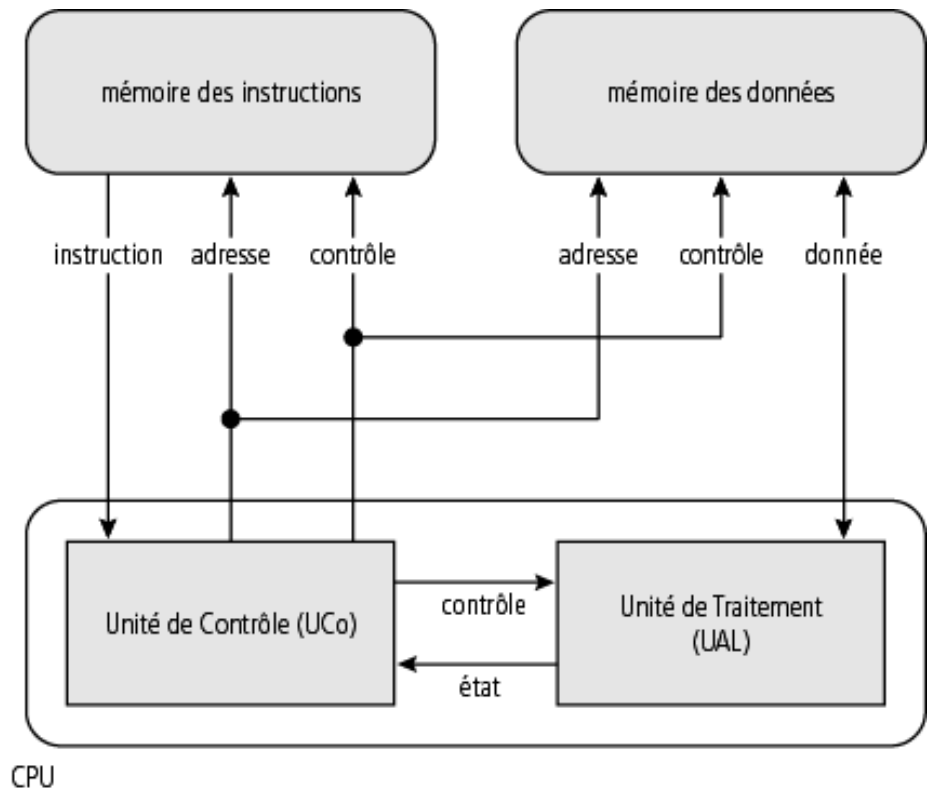
---

- Alternance instructions-données dans la même mémoire
  - ⇒ le premier mot d'un programme est un code instruction
- Goulôt d'étranglement : la mémoire primaire
- Exécution séquentielle des instructions
  - problématique pour l'exécution parallèle

# Un autre modèle de machine

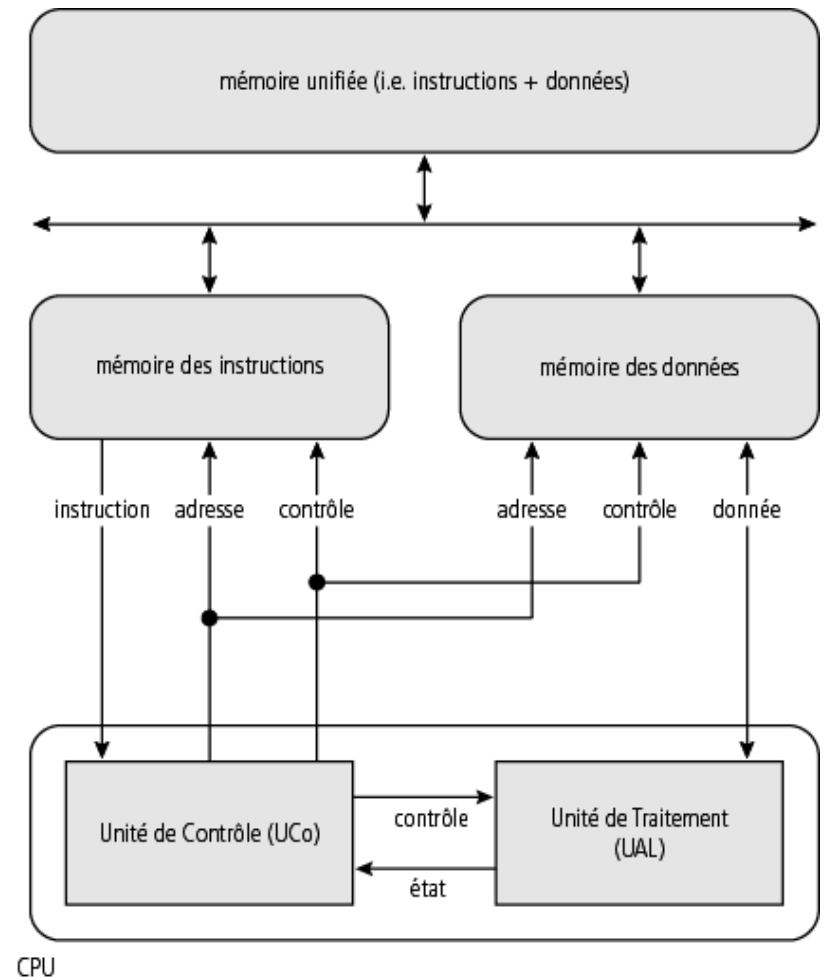
## □ Le modèle d'Harvard

- origine : Harvard Mark I à technologie électromécanique (1944)
- séparation des bus mémoire données – mémoire instructions



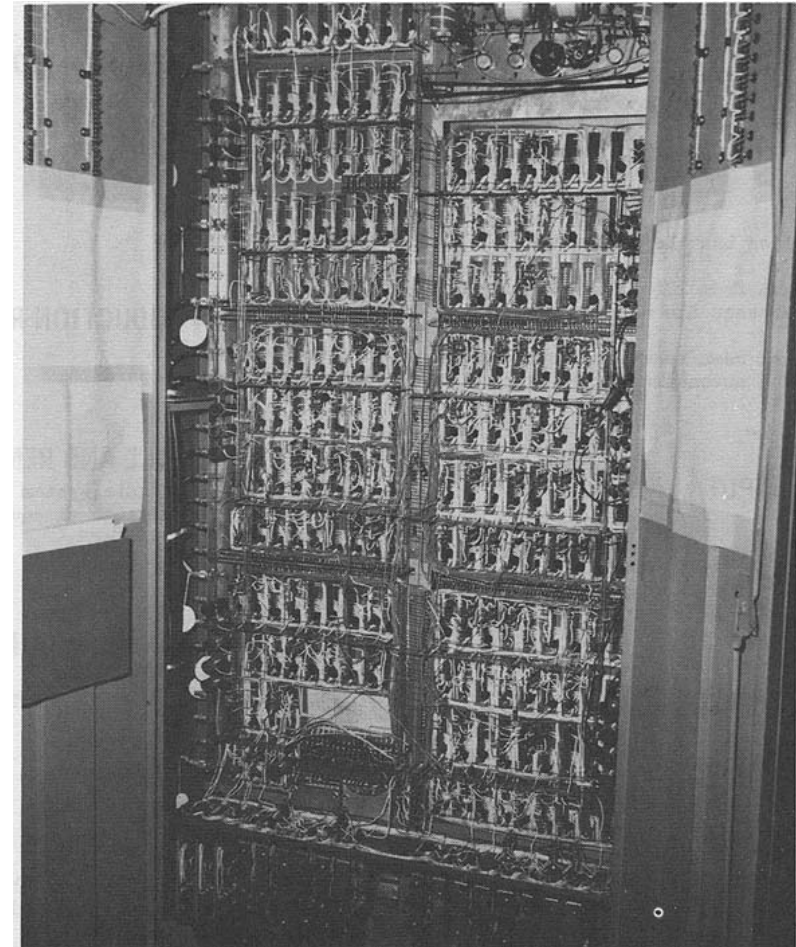
# Un autre modèle de machine

- Variation moderne : le modèle modifié d'Harvard
  - espaces d'adressages différenciés instructions – données au niveau des caches
  - mémoire principale unifiée



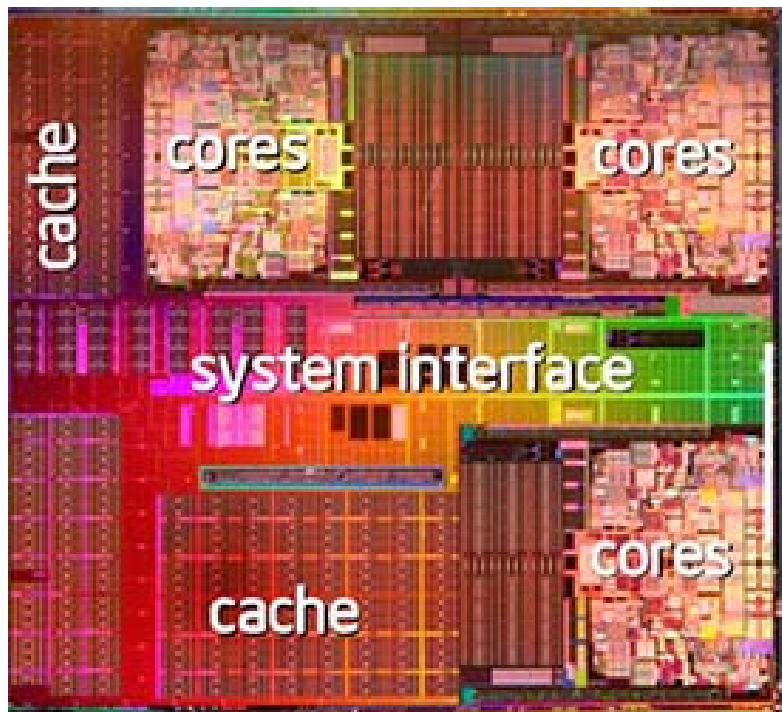
# Une unité centrale du début

- CPU (*Central Processing Unit*)
- Un exemple : L'EDVAC
- Appellation à ne pas confondre avec le sens actuel (*i.e.* le micro-ordinateur)



# L'unité centrale sous sa forme moderne

- Le microprocesseur
- Exemple : le Xeon 7400 (6 cœurs)



# Définition du MPU

---

- Le microprocesseur = version intégrée de l'unité centrale des années 50-70
  - MPU = *MicroProcessor Unit*
  - intégration de :
    - UCo + UT
    - mémoire cache
    - contrôleur de mémoire vive dynamique ou DRAM ( depuis 2009)
    - mémoire vive dynamique (prochainement ?)
    - il ne reste plus que les contrôleurs d'E/S à intégrer
  - c'est déjà fait avec le micro-contrôleur !



# Définition du MPU

---

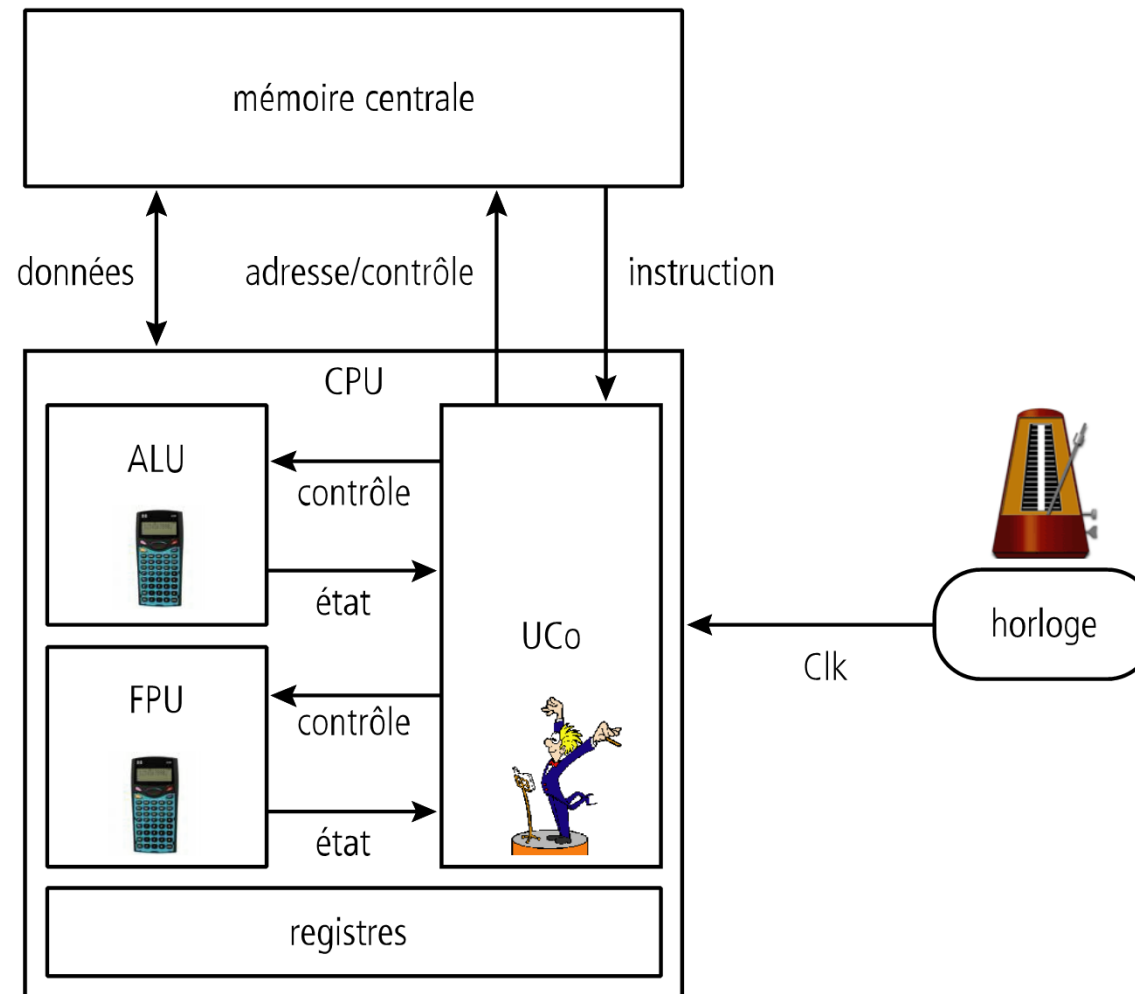
- Composant programmable
- Classification par application
  - à usage général (*General Purpose Processor* ou GPP)
    - microprocesseur à usage général
    - micro-contrôleur (MCU pour *MicroController Unit*)
      - intégration du CPU + mémoire + contrôleurs d'E/S
  - Spécialisé (*Application-Specific Processor* pour ASP ou SPP pour *Special Purpose Processor*)
    - traitement numérique du signal
      - DSP (*Digital Signal Processor*)
    - ASIP pour *Application-Specific Instruction set Processor*

# Intérêts

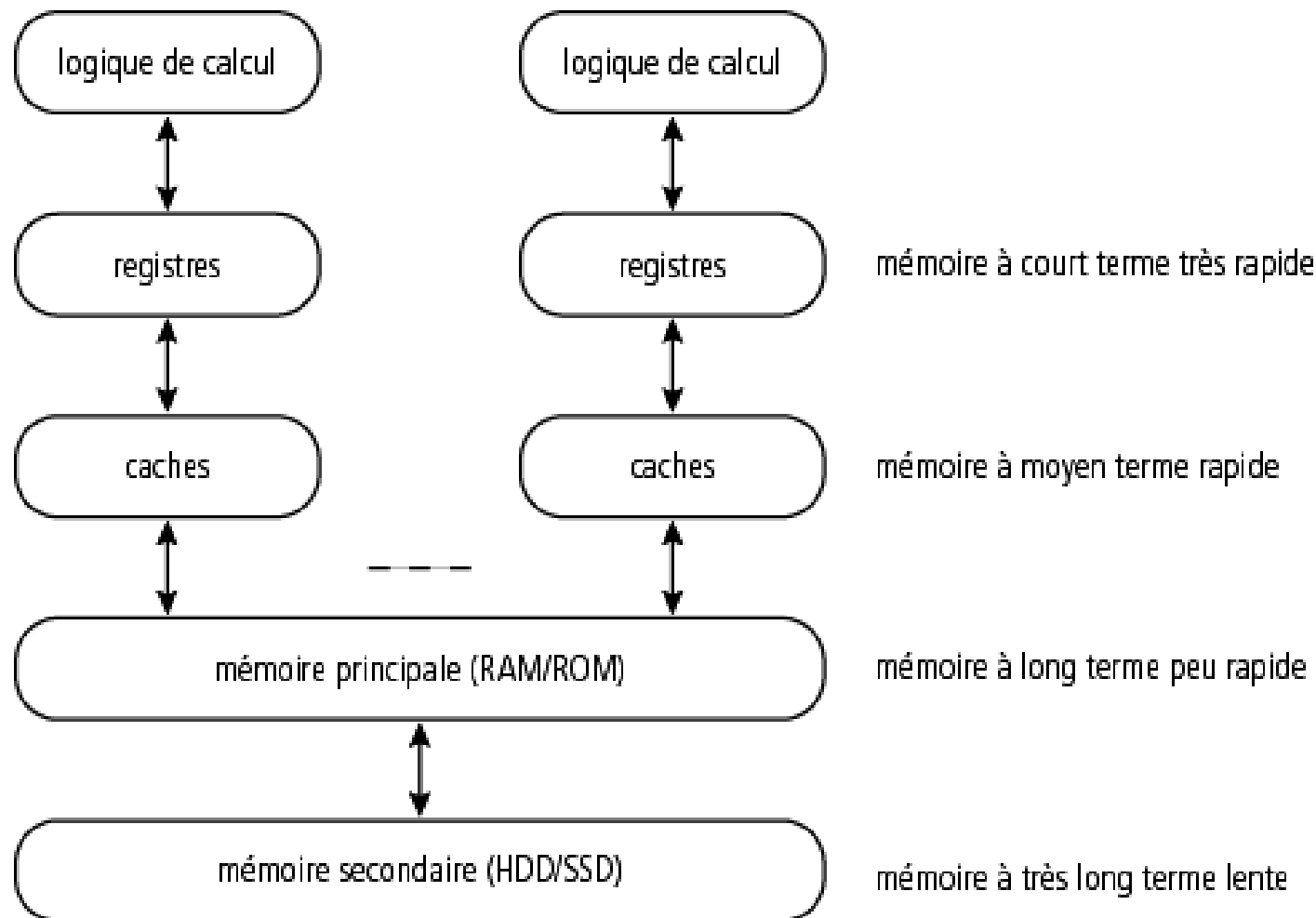
---

- ❑ « Standardisation » des fonctions
- ❑ Réduction drastique des coûts et de l'encombrement
- ❑ Fiabilité accrue

# Modélisation d'un microprocesseur



# Quelques éléments de mémorisation (rappel)

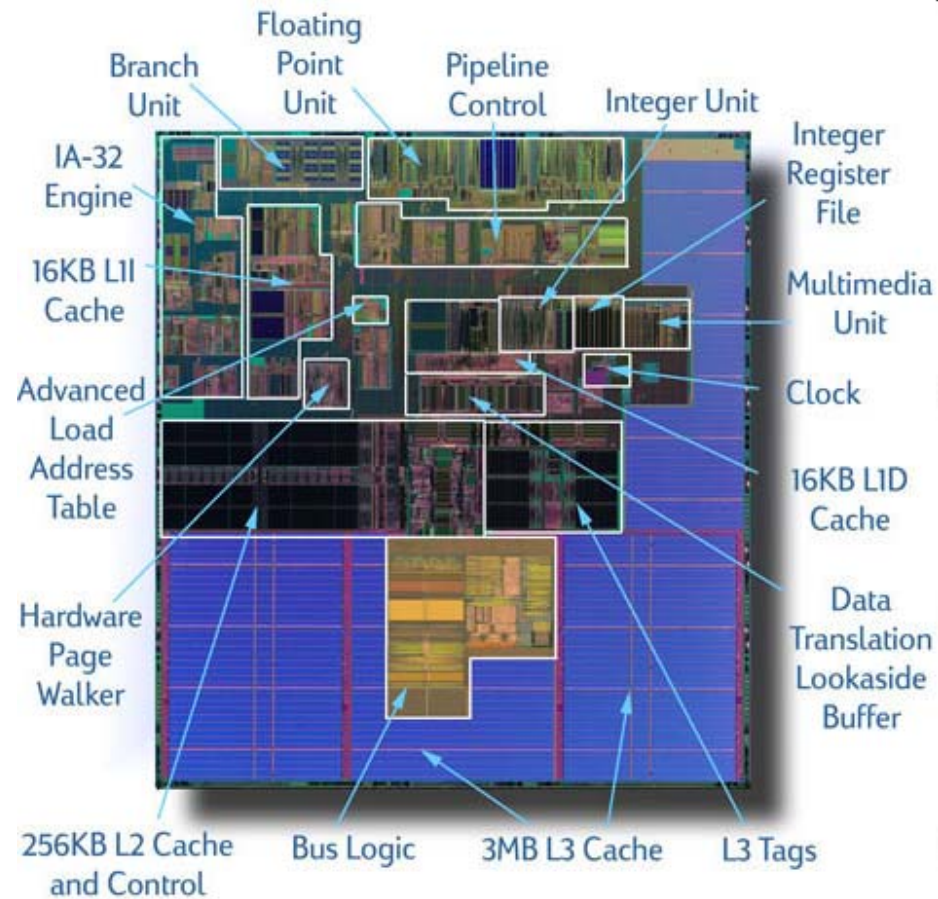


# Conclusion (2015)

---

- L'intégration continue
  - plus de cœurs (4 à 64)
  - les niveaux de cache (L1, L2 et maintenant L3)
  - le contrôleur de DRAM
  - bientôt la DRAM ?
- Tendance depuis 2000 : le SOC
  - *System-On-Chip*
  - CPU + mémoires + contrôleurs d'E/S (GPU, etc.)  
+ éventuellement capteurs et actionneurs !

# Une puce moderne



Intel® Itanium® 2 microprocessor