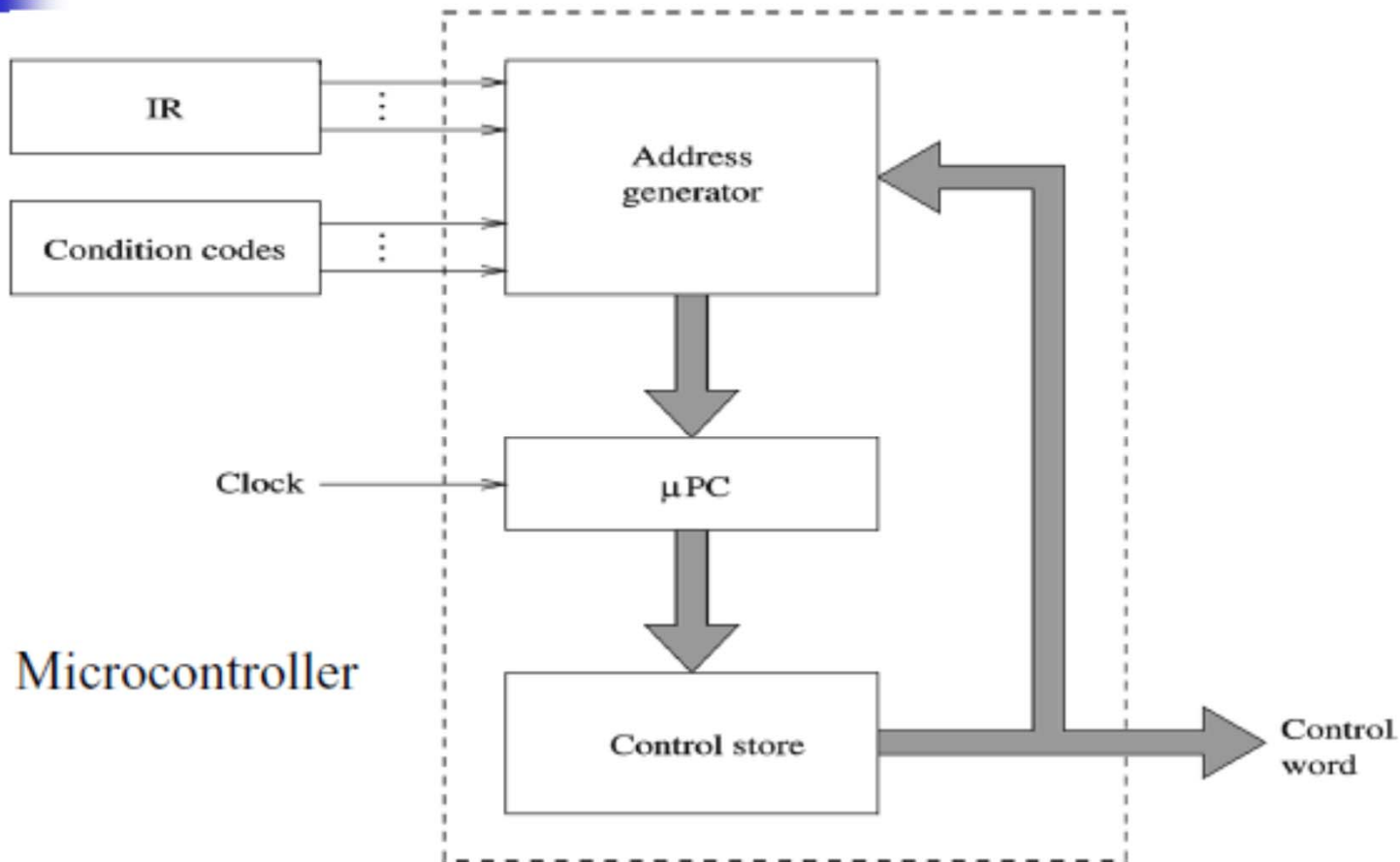


Architecture des ordinateurs

43 – La microprogrammation

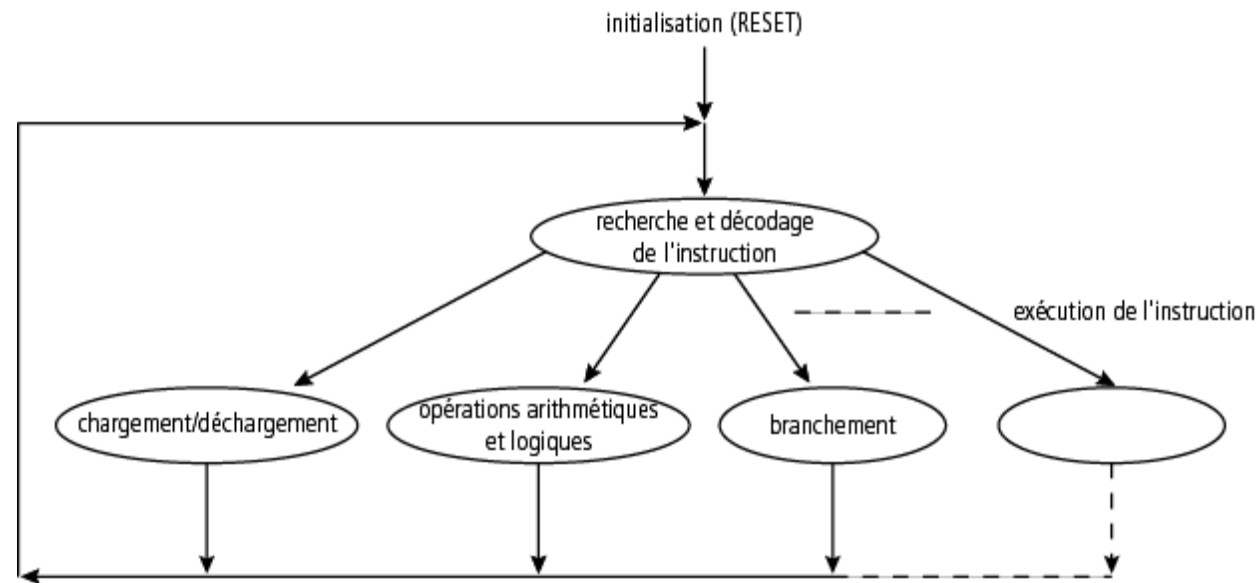
Philippe Darche
IUT Paris Descartes

Contrôle micro-programmé

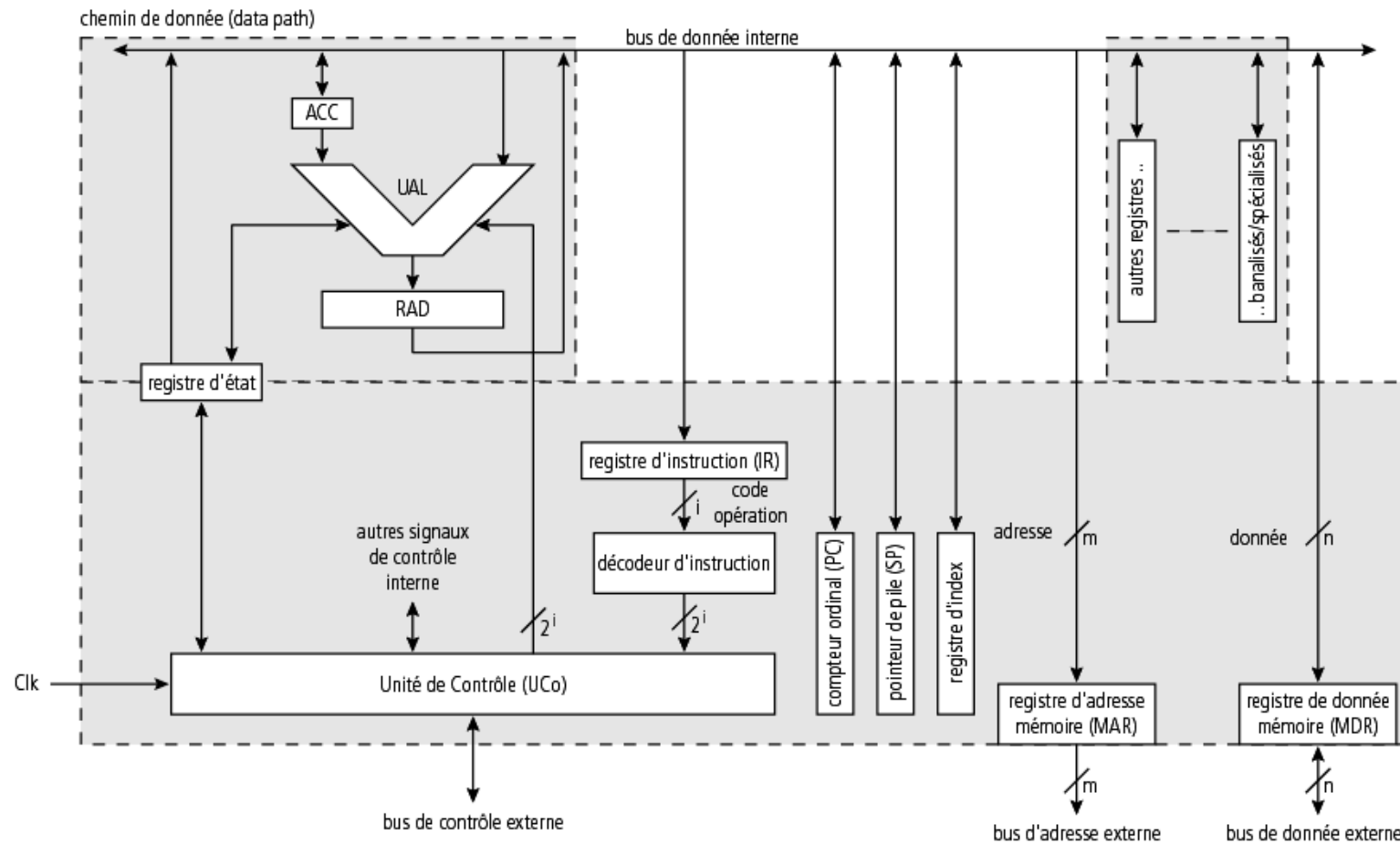


Micro-instructions

- A chaque instruction (externe) correspond une suite de micro-instructions (\in micro-programme)
- Un tronc commun et une partie spécifique à chaque instruction



Le support d'étude : une micro-architecture



Tronc commun à toute instruction

- Cycle recherche (*fetch*), appelée aussi « phase d'appel »
 - lire l'instruction à l'adresse contenue dans PC
 - ranger le code instruction dans RI
 - incrémenter PC
 - $T0 : MAR \leftarrow PC; RAD \leftarrow PC + 1$
 - $T1 : MDR \leftarrow M[MAR]; PC \leftarrow RAD$
 - $T2 : IR \leftarrow MDR$

Partie spécifique à chaque instruction

- Phase d'exécution
 - recherche des opérandes
 - exécuter effectivement l'opération suivant RI
- Exemple
 - LDA \$100 (*LoaD Accumulator*, chargement de l'accumulateur)
 - T3 : $MAR \leftarrow PC; RAD \leftarrow PC + 1$
 - T4 : $MDR \leftarrow M[MAR]; PC \leftarrow RAD$

 - T5 : $MAR \leftarrow MDR$
 - T6 : $\leftarrow MDR \leftarrow M[MAR]$
 - T7 : $ACC \leftarrow MDR$

Partie spécifique à chaque instruction

□ Exemple

■ STA \$100 (*Store Accumulator*, déchargement de l'accumulateur)

- T3 : $MAR \leftarrow PC; RAD \leftarrow PC + 1$
- T4 : $MDR \leftarrow M[MAR]; PC \leftarrow RAD$

- T5 : $MAR \leftarrow MDR$
- T6 : $MDR \leftarrow ACC$
- T7 : $M[MAR] \leftarrow MDR$

Partie spécifique à chaque instruction

□ Exemple

- ADDA \$100 (*ADD Accumulator*, addition avec l'accumulateur)

- T3 : $MAR \leftarrow PC$; $RAD \leftarrow PC + 1$

- T4 : $MDR \leftarrow M[MAR]$; $PC \leftarrow RAD$

- T5 : $MAR \leftarrow MDR$

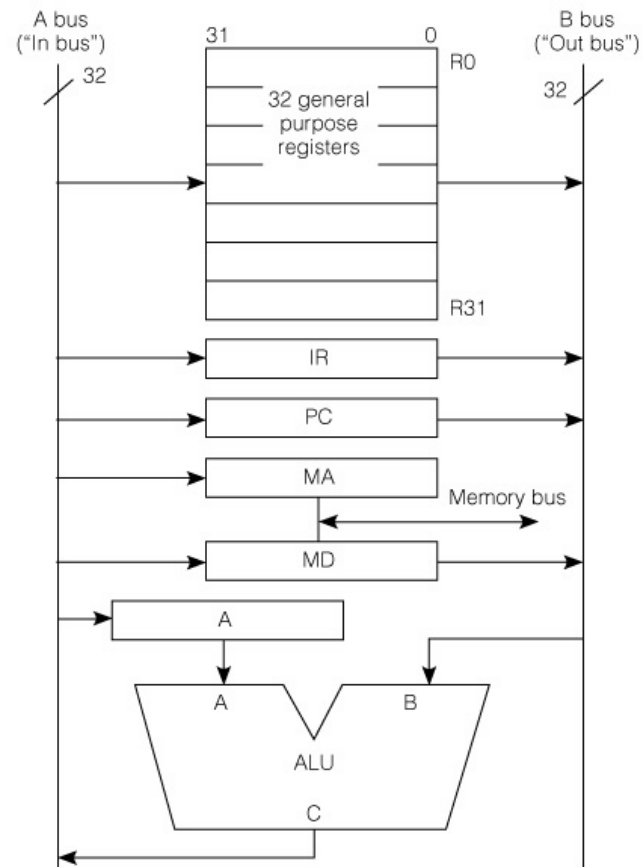
- T6 : $MDR \leftarrow M[MAR]$

- T7 : $ACC \leftarrow ACC + MDR$

Types de micro-architecture

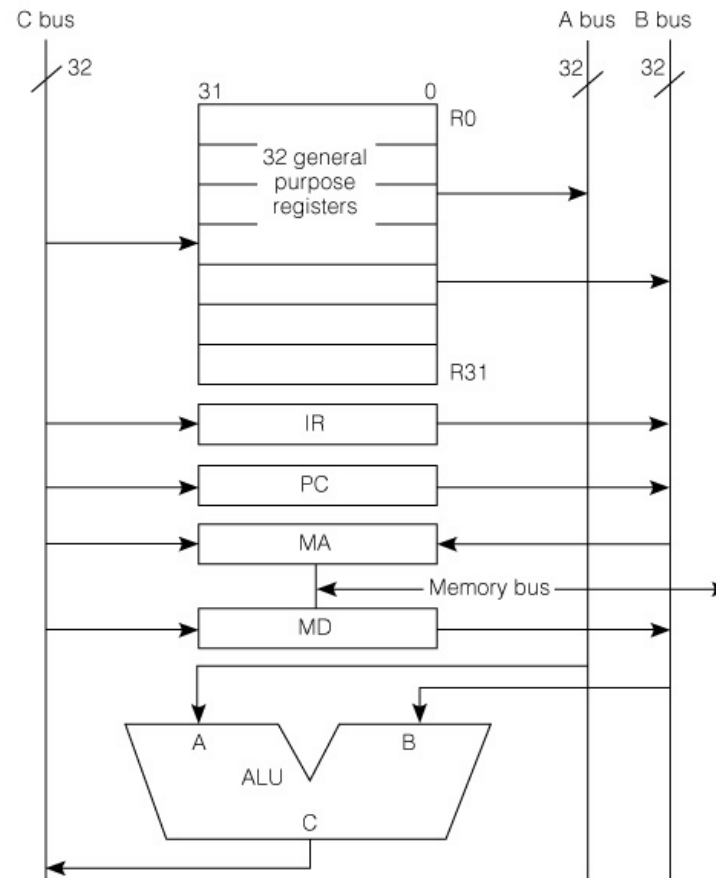
- Machine à trois adresses
 - deux pour les opérandes sources et une pour le résultat
- Machine à deux adresses
 - une adresse pour une opérande source et une pour le résultat
- Machine à une adresse
 - machine à accumulateur
 - l'accumulateur pour une opérande source et le résultat
- Machine à zéro adresse
 - Machine à pile
 - opérandes sources et résultat dans la pile

Une micro-architecture simple à deux bus de donnée



Copyright © 2004 Pearson Prentice Hall, Inc.

Une micro-architecture simple à trois bus de donnée



Copyright © 2004 Pearson Prentice Hall, Inc.



Conclusion (2012)

- La microprogrammation a eu une incidence directe sur les performances d'un CPU